

Tópicos Avançados em Sistemas Computacionais

Linguagem ArchC

Prof. Ricardo Santos

ricr.santos@gmail.com

Sobre o Projeto de SC...

- Como modelar todos os elementos em alto nível? *HDLs*?
- Linguagem para hardware ou hardware a partir de linguagem?
- Aspectos de física, circuitos elétricos, componentes
- Seria melhor a **parceria** de projetistas de *hw* e de *sw*?
- Linguagens para Descrição de Arquiteturas têm se mostrado uma alternativa viável!

Modelagem de Processadores

- Aumento da quantidade de arquiteturas especializadas leva a necessidade de modelos flexíveis para simulação do sistema
- Simuladores de conjunto de instruções (ISS) são parte integrante das ferramentas utilizadas atualmente no processo de desenvolvimento
- Exemplos de simuladores são: Shade, FastSim e Embra
- SimpleScalar é outra ferramenta para simulação de conjuntos de instruções que possibilita simular ISAs de PISA, Alpha e ARM.

Modelagem de Processadores

- Linguagens de Descrição de Arquiteturas (ADLs) são utilizadas para geração de simuladores de conjuntos de instruções e microarquitetura, montadores, ligadores, compiladores
- ADLs podem ser:
 - Baseadas em comportamento: baseiam-se apenas na descrição do comportamento do conjunto de instruções do processador para gerar as ferramentas da arquitetura. Ex: nML e ISDL.
 - Baseadas em estrutura: Baseiam-se em informações de mais baixo nível sobre o hardware do processador, podendo conter diagramas de blocos ou netlists em RTL. Ex: Mimola.
 - Híbridas: Baseiam-se em informações do comportamento e estrutura. Ex: Expression, Lisa e **ArchC**

Modelagem de Processadores – Ling. ArchC

- Disponível em <http://archc.sourceforge.net>
- Modelo funcional x Modelo com precisão de ciclos
- Descrição do processador é dividida em duas partes:
 - Conjunto de instruções (AC_ISA): projetista fornece detalhes sobre formatos, tamanhos, nomes e comportamento das instruções
 - Recursos da arquitetura (AC_ARCH): projetista deve informar quais são os dispositivos de armazenamento, estrutura de pipeline, etc.

Modelagem de Processadores – Ling. ArchC

- Exemplo de descrição dos recursos do processador MIPS

```
AC_ARCH( mips ) {  
  
    ac_worsize 32;  
    ac_mem MEM:256k;  
    ac_regbank RB:32;  
    ac_reg HI, LOW;  
  
    ARCHCTOR( mips ) {  
        ac_isa( "mips_isa.ac" );  
        set_endian( "big" );  
    } ;  
} ;
```

Modelagem de Processadores – Ling. ArchC

- Exemplo de descrição dos recursos do processador SPARC

```
AC_ARCH( sparcv8 ) {  
  
    ac_worsize 32;  
    ac_mem MEM:5M;  
    ac_regbank RG:8;  
    ac_regbank RB:256;  
    ac_reg PSR, Y;  
  
    ARCHCTOR( sparcv8 ) {  
        ac_isa( "sparcv8_isa.ac" );  
        set_endian( "big" );  
    };  
};
```

Modelagem de Processadores – Ling. ArchC

- Exemplo de descrição das instruções MIPS com precisão de ciclos

```
AC_ISA( mips ) {
    ac_format Type_R = "%op:6 %rs:5 %rt:5 %rd:5 0x00:5 %func:6";
    ac_format Type_I = "%op:6 %rs:5 %rt:5 %imm:16:s";
    ac_format Type_J = "%op:6 %addr:26";

    ac_instr<Type_R> add, addu, subu, multu, divu, sltu;
    ac_instr<Type_I> lw, sw, beq, bne;
    ac_instr<Type_J> j, jal;

    ISACTOR( mips ){
        load.set_asm( " lw %reg, %exp(%reg)" , rt, imm, rs );
        load.set_decoder( op=0x23 );

        load.set_asm( " add %reg, %reg, %reg" , rd, rs, rt );
        load.set_decoder( op=0x00, func=0x20 );
    } ;
} ;
```

Modelagem de Processadores – Ling. ArchC

- Exemplo de descrição do comportamento de uma instrução MIPS e a compilação do modelo do processador

```
void ac_behavior ( add ) {
    RB.write(rd, RB.read(rs) + RB.read(rt));
}
```

```
$ acsim mips.ac -abi
$ make -f Makefile.archc
$ ./mips1.x --load=PROG1
```

Simulação
interpretada

```
$ accsim mips.ac -abi--load=PROG1
$ make -f Makefile.archc
$ ./mips1.x
```

Simulação
compilada