

Exercícios nº 2

Questões para o artigo 1 - Wesley

1. Quais são os possíveis problemas se a alocação de registradores é realizada antes do escalonamento de instruções?
2. Quais são os requisitos necessários para a implementação da técnica apresentada no artigo?
3. O processador ARM7 é superscalar? A princípio, é possível implementar a técnica, apresentada no artigo, sobre esse processador?

Questões para o artigo 2 - Jonathan

1. Como é o funcionamento de um escalonamento baseado em região (region scheduling)?
2. Qual(is) a(s) principal(is) diferença(s) de RASER para as técnicas de escalonamento global de instruções?
3. Existem requisitos de hardware para implementação de RASER? Essa implementação é factível na arquitetura ARM7?

Questões para o artigo 3 - Fábio

1. Qual(is) a(s) principal(is) diferença(s) entre um PDG e DDG e CFG?
2. O que representam os vértices e arestas de um PDG?
3. Como o PDG poderia ser utilizada em um compilador para o ARM7?

Questões para o artigo 4 - André

1. Quais são os problemas com métodos de paralelização de loops de granularidade fina e grossa?
2. O que significam as arestas contínuas e tracejadas na Figura 3a? O que é greedy scheduling?
3. Como a técnica apresentada no artigo poderia melhorar o desempenho de programas para o processador ARM7?

Questões para o artigo 5 - Horácio

1. Cite exemplos de hazards na arquitetura considerada no artigo?
2. O que é uma "melhor" (best) instrução candidata?
3. Considere um compilador para a arquitetura ARM7. É possível implementar o escalonamento descrito no artigo sobre essa arquitetura? Justifique.

Questões para o artigo 6 - Roberto

1. Comente sobre as figuras 1 e 2. Por que Balanced Scheduling pode ser considerado melhor que as outras duas abordagens?
2. O que é load level parallelism?
3. Balanced scheduling pode trazer ganhos de desempenho para aplicações ARM7? É possível implementar esse escalonador nessa arquitetura?