

Capítulo 6

Exceções e ILP

Exceções

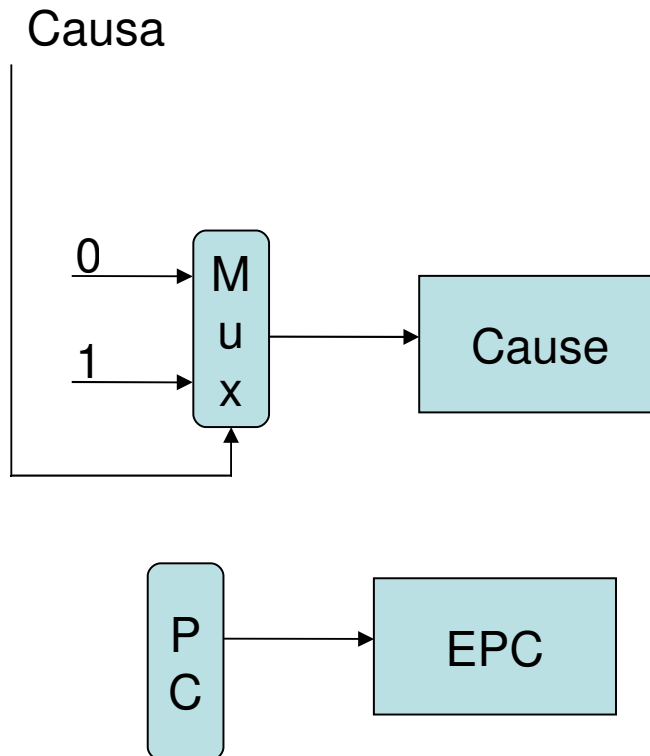
- Todo processador deve oferecer recursos para manipulação de eventos inesperados
- Eventos inesperados podem ocorrer tanto internamente como externamente
- Eventos diferentes → tomada de decisões diferentes

Exceções vs Interrupções

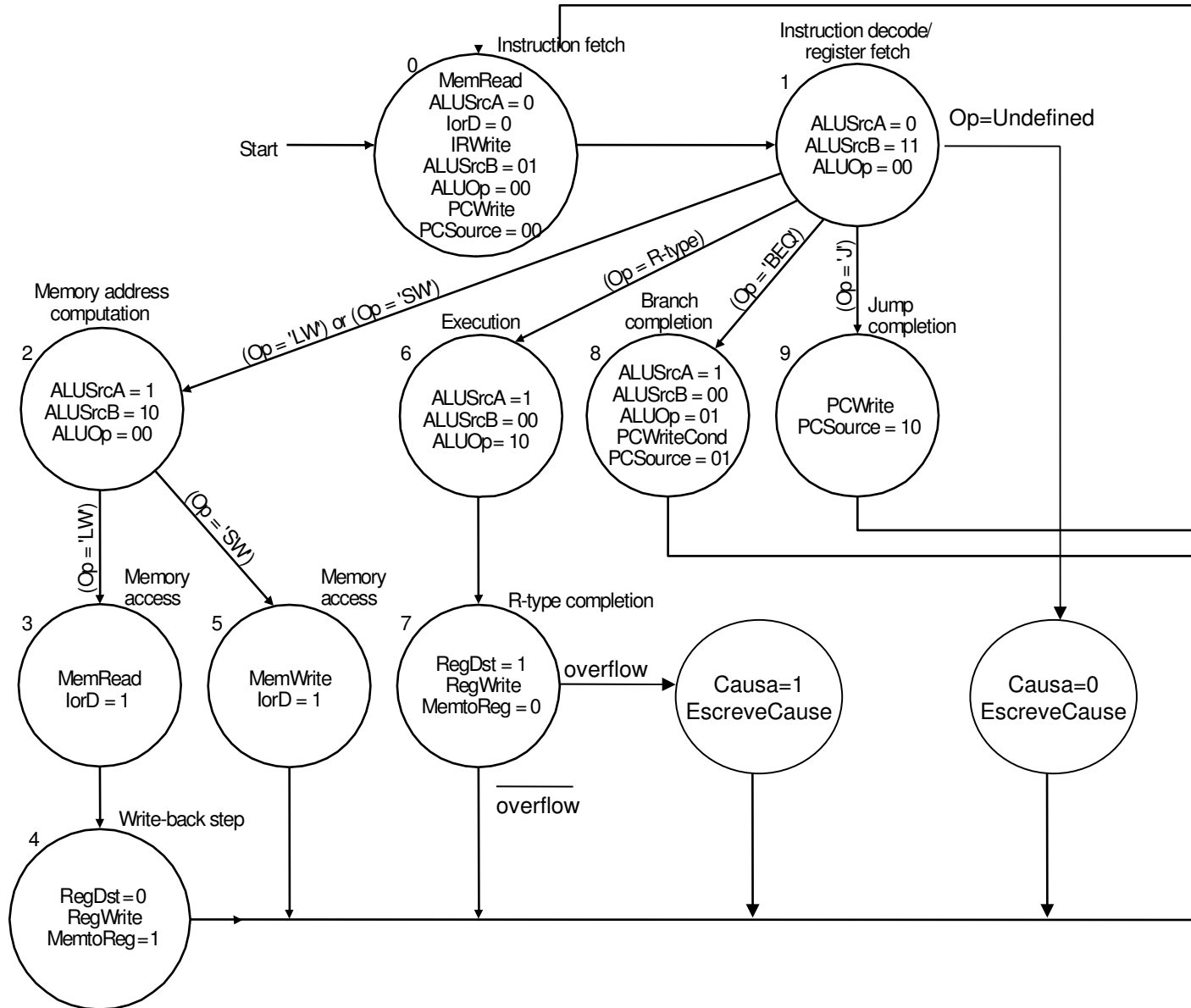
- Exceções
 - Sinais gerados dentro do processador
- Interrupções
 - Sinais gerados fora do processador
 - Ex: Requisições de E/S

Evento	Origem	Terminologia MIPS
Requisição de E/S	Externa	Interrupção
Chamada ao SO pelo prog. do usuário	Interna	Exceção
Overflow aritmético	Interna	Exceção
Instrução indefinida	Interna	Exceção

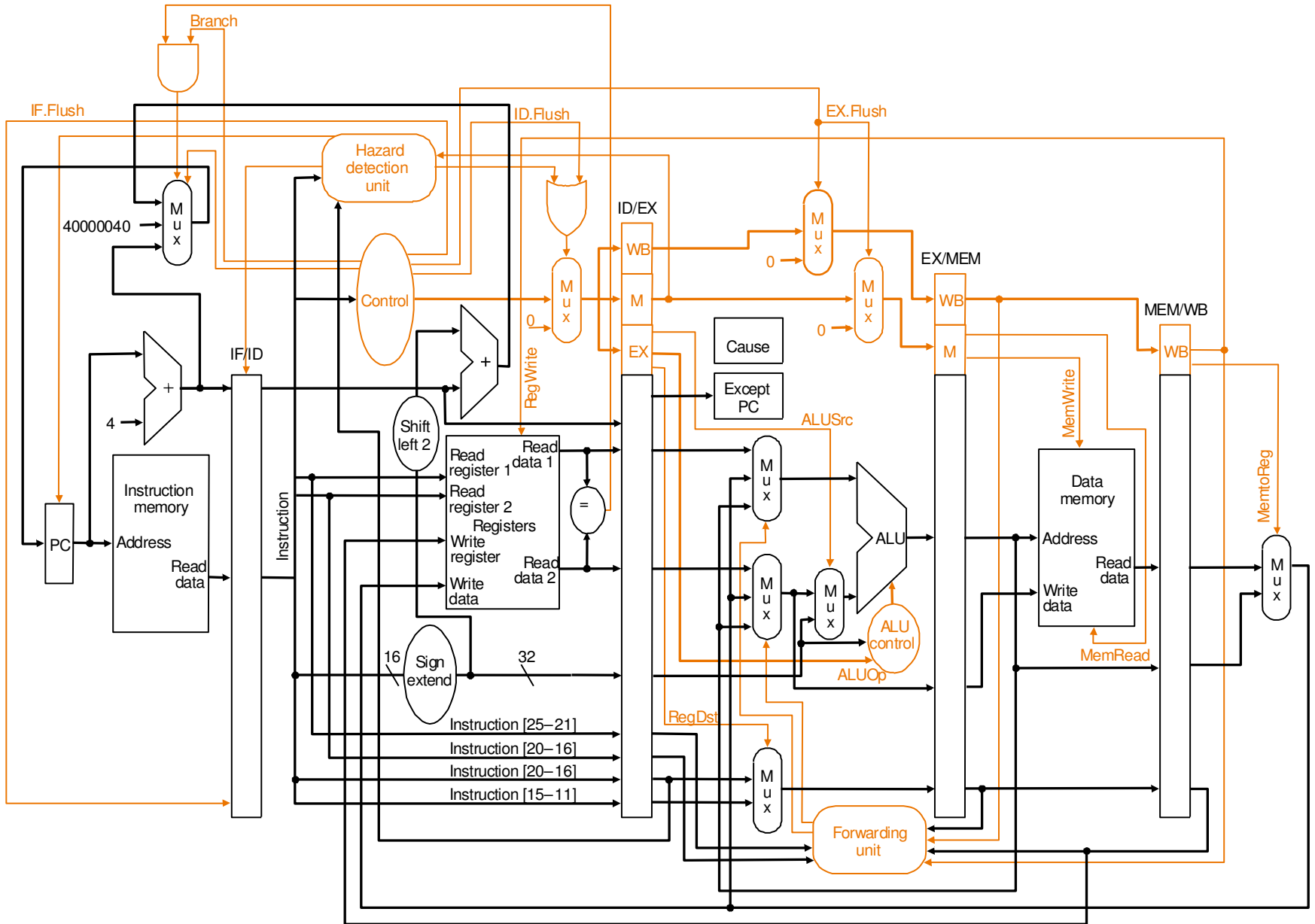
Elementos de Hw para manipulação de Exceções



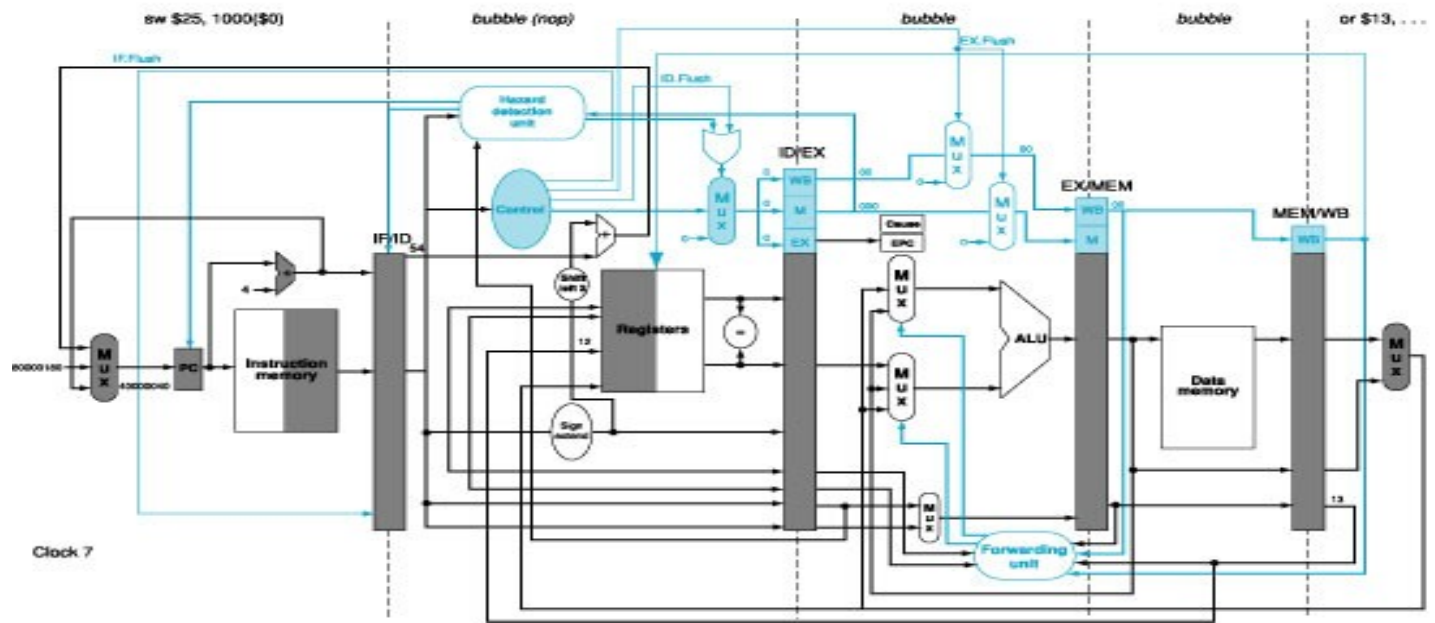
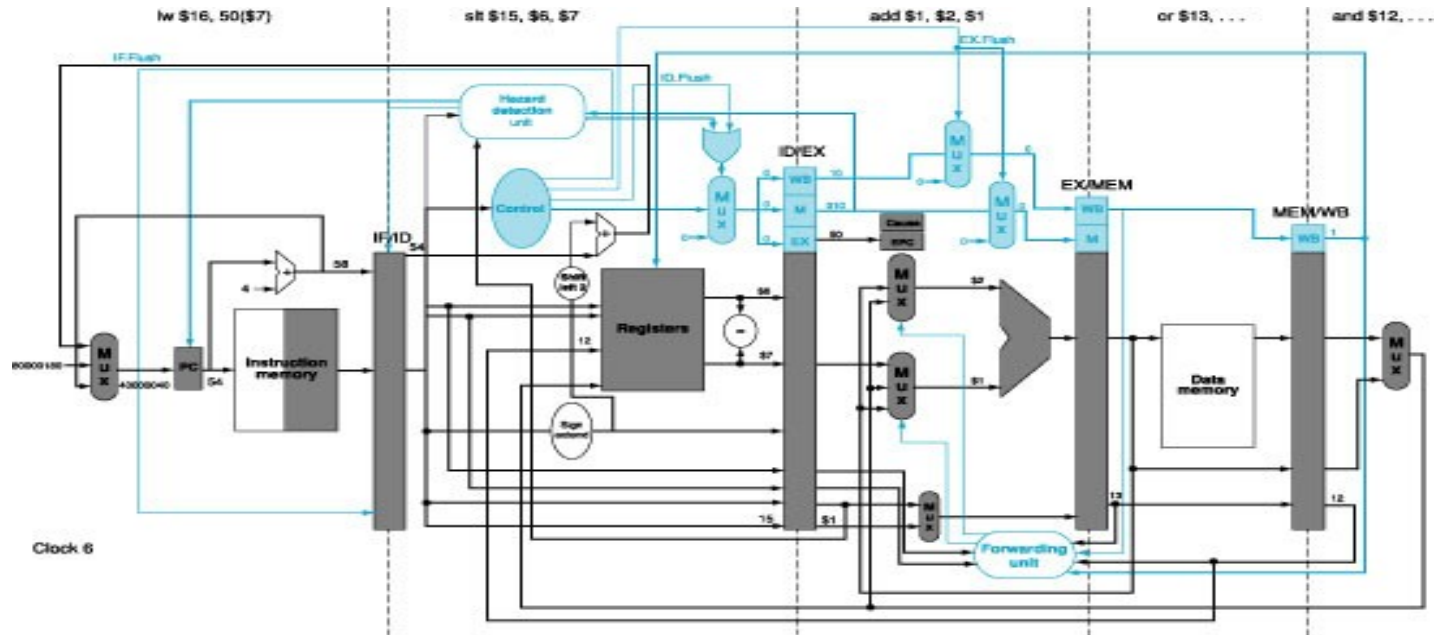
Mudança da MEF para manipulação de Exceções



Circuito completo



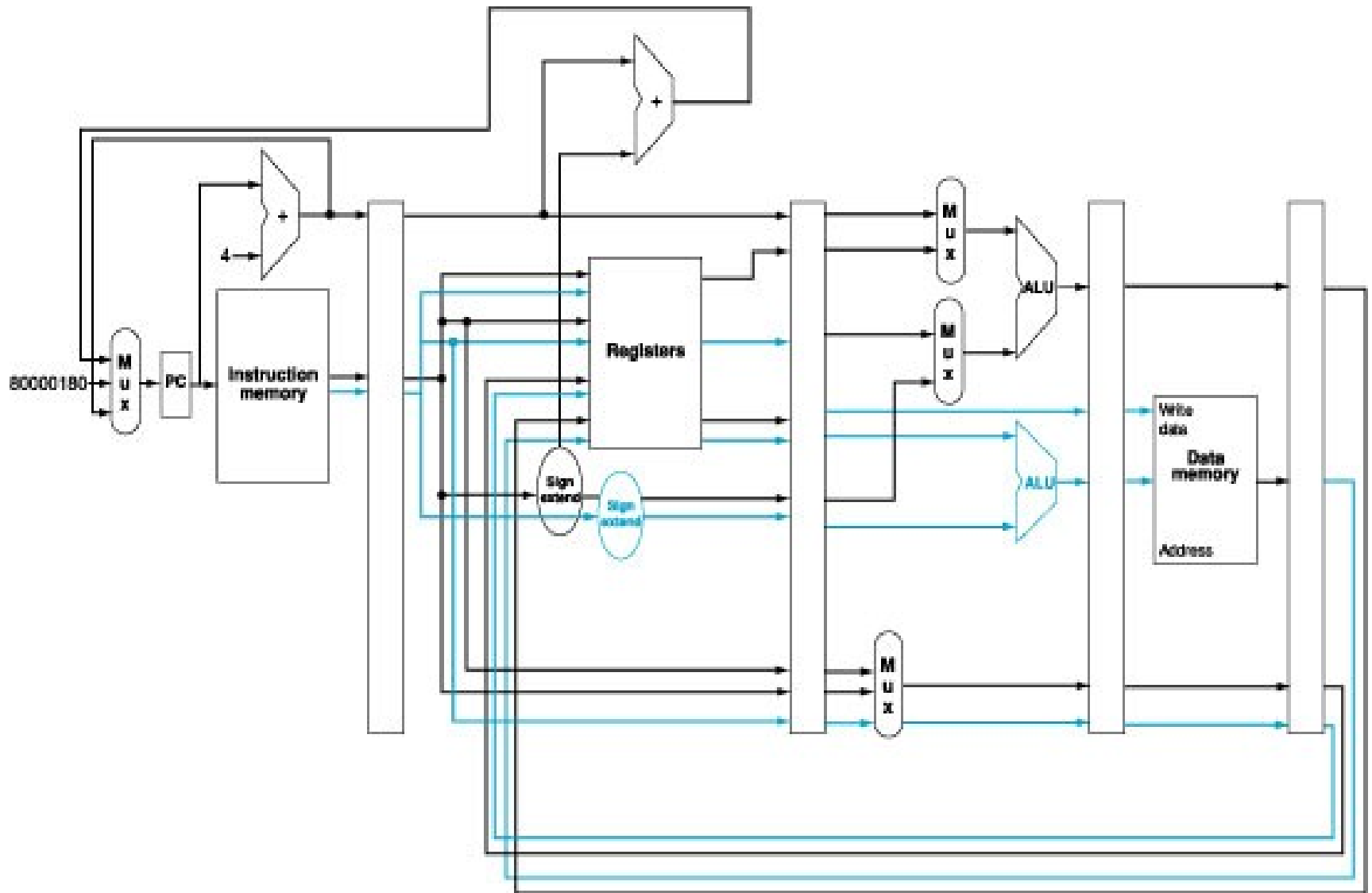
Exemplo de manipulação de exceções



Paralelismo em nível de instrução

- Pipeline é um tipo de ILP
- Atualmente: múltiplas instruções por estágio
 - Despacho múltiplo
 - CPI e IPC
 - VLIW: Exploração de ILP em software (compilador)
 - Superscalar: Exploração de ILP em hardware
- Mais em: ***Computer Architecture: A Quantitative Approach***

MIPS com despacho múltiplo



Como seria a instrução para o código a seguir?

- **Minimize os stalls e não permita que 2 nops estejam presentes na mesma instrução**

- loop: lw \$t0,0(\$1)
- addu \$t0, \$t0, \$2
- sw \$t0, 0(\$1)
- addi \$1, \$1, -4
- bne \$1, \$zero, loop

ULA	Mem	Ciclo de Clock

Como seria a instrução para o código a seguir?

- **Como melhorar o desempenho desse loop?**

- loop: lw \$t0, 0(\$1)
- addu \$t0, \$t0, \$2
- sw \$t0, 0(\$1)
- addi \$1, \$1, -4
- bne \$1, \$zero, loop

ULA	Mem	Ciclo de Clock

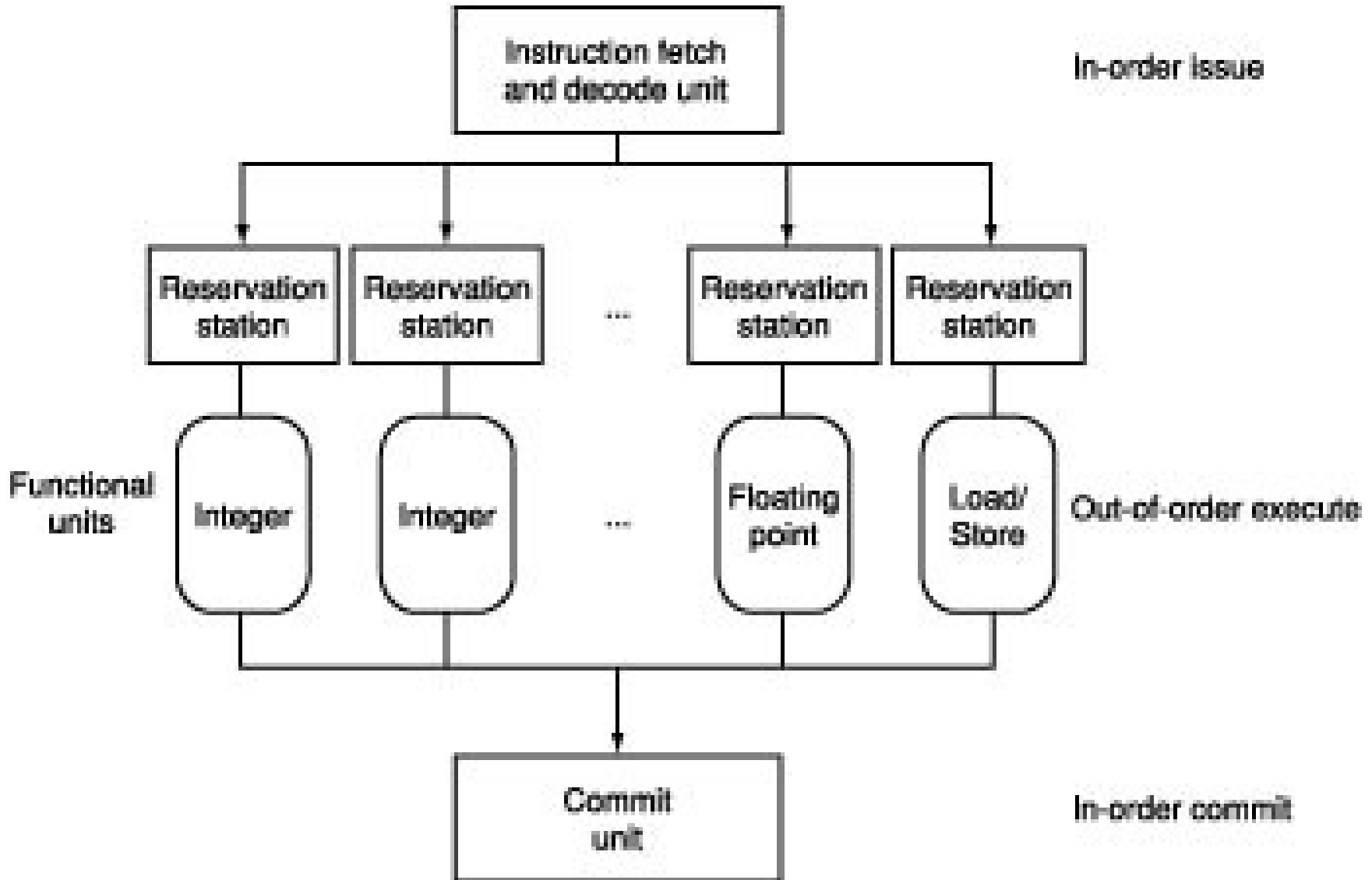
Como seria a instrução para o código a seguir?

- **Como melhorar o desempenho desse loop?**

- loop: lw \$t0, 0(\$1)
- addu \$t0, \$t0, \$2
- sw \$t0, 0(\$1)
- lw \$t1, 4(\$1)
- addu \$t1, \$t1, \$2
- sw \$t1, 4(\$1)
- lw \$t2, 8(\$1)
- addu \$t2, \$t2, \$2
- sw \$t2, 8(\$1)
- lw \$t3, 12(\$1)
- addu \$t3, \$t3, \$2
- sw \$t3, 12(\$1)
- addi \$1, \$1, -16
- bne \$1, \$zero, loop

ULA	Mem	Ciclo de Clock

Depacho Múltiplo Dinâmico



Depacho Múltiplo Dinâmico – Pentium 4

